

# GPIO ASSIGNMENT

GPIO	FUNC0	FUN1	FUNC2	FUNC3	FUNC4	FUNC5	FUNC6	FUNC8	FUNC9
PA11/WUPIO1	I	O	ADC CH1	SPI0 MISO	I2S MCLK	UART1_TX	EINTA11	KEY Y3	IR_RX
PA12/WUPIO2	I	O	ADC CH2	PWM4/ECT4	I2S BCLK	IR_TX	EINTA12	KEY Y4	TWI0_SCL
PA13/WUPIO3	I	O	ADC CH3	PWM5/ECT5	I2S DI	UART2_TX	EINTA13	KEY Y5	TWI0_SDA
PA19/WUPIO9	I	O	UART2_RTS	CARD_DATA	PWM0/ECT0	SPI0_MOSI	EINTA19	KEY X3	AUDIO_PWMP
PA20/WUPIO10	I	O	UART2_CTS	CARD_CLK	PWM1/ECT1	SPI0_MISO	EINTA20	KEY X4	AUDIO_PWMN
PA21/WUPIO11	I	O	UART2_RX	CARD_RST	PWM2/ECT2	SPI0_CS0	EINTA21	KEY X5	I2S_DO
PA22/WUPIO12	I	O	UART2_TX	CARD_DETECT	PWM3/ECT3	SPI0_CLK	EINTA22	KEY X6	I2S_LRCLK
PA23/WUPIO13/TEST	I	O	DCXO_PUP_OUT	IR_RX	FEM_CTRL1	FEM_CTRL2	EINTA23	KEY X7	I2S_MCLK
PB00	I	O	UART0_TX	JTAG_TMS	/	SWD_TMS	EINTB0	KEY Y8	
PB01	I	O	UART0_RX	JTAG_TCK	/	SWD_TCK	EINTB1	KEY Y9	
PB02/strap io	I	O	UART0_CTS	JTAG_TDO	/	FLASH_WP/IO2	EINTB2	KEY Y10	SWD_TMS
PB03	I	O	UART0_RTS	JTAG_TDI	PWM7/ECT7	FLASH_HOLD/IO3	EINTB3	KEY Y11	SWD_TCK
PB04	I	O	SPI0_MOSI	PWM0/ECT0	UART1_RTS	FLASH_MOSI/IO0	EINTB4	KEY Y12	I2S_BCLK
PB05	I	O	SPI0_MISO	PWM1/ECT1	UART1_CTS	FLASH_MISO/IO1	EINTB5	KEY Y13	I2S_DI
PB06	I	O	SPI0_CS0	PWM2/ECT2	UART1_RX	FLASH_CS0	EINTB6	KEY Y14	I2S_DO
PB07	I	O	SPI0_CLK	PWM3/ECT3	UART1_TX	FLASH_CLK	EINTB7	KEY Y15	I2S_LRCLK
PB14	I	O	UART1_TX	UART2_TX	TWI1_SCL	UART0_CTS	EINTB14	KEY Y0	PWM5/ECT5
PB15	I	O	UART1_RX	UART2_RX	TWI1_SDA	UART0_RTS	EINTB15	KEY Y1	PWM6/ECT6

# XR806AF2L/XR806AF2I

Input: 2.6V~5.5V  
600mA max

VCC-BAT

VBAT PS  
PS:300mA min

Input: 3.3V/1.8V  
100mA max

VDDIO

## IO

PA19	PA11	PB0
PA20	PA12	PB1
PA21	PA13	PB3
PA22	PB15	PB14

1. 可以用作产测高速烧录接口,
2. 尽量留出测试点或测试端口以便功能测试

PB4  
PB5  
PB6  
PB7

复位信号 (CHIP-PWD) 释放后, 当PB2为低电平时,  
系统进入固件烧写模式。

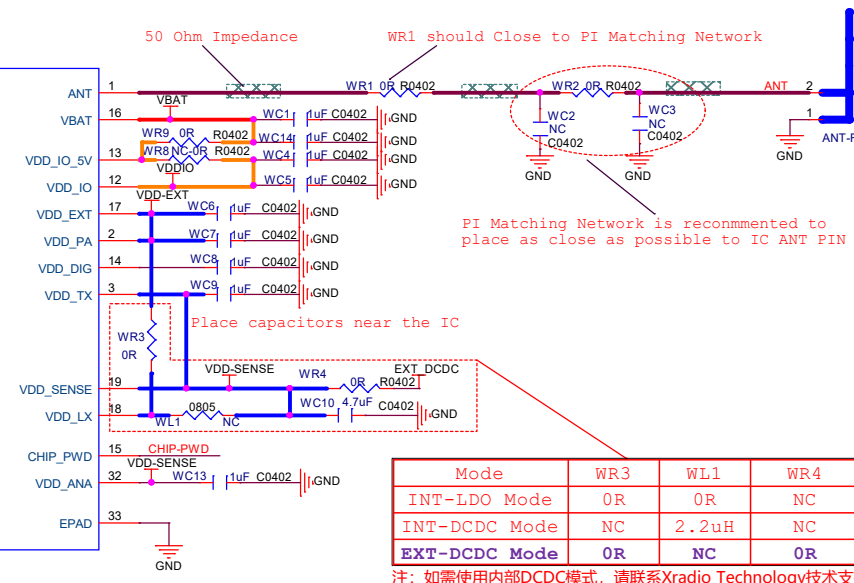
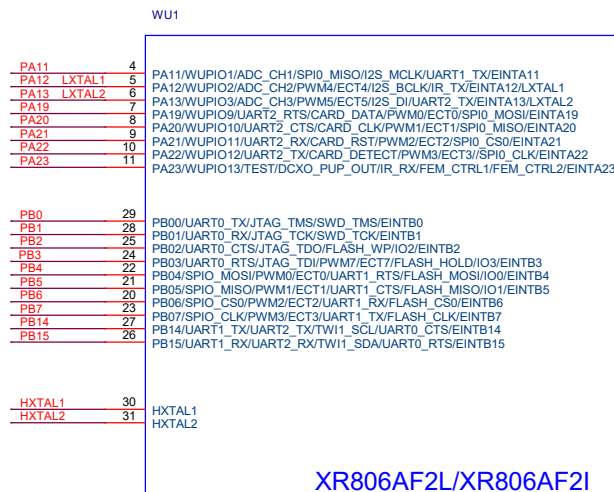
PB2

默认 (芯片启动时) 不能高电平。

PA23

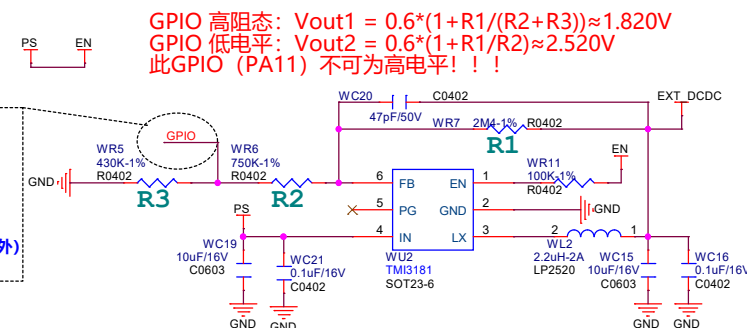
如不需要用 CHIP-PWD, 则把  
CHIP-PWD 上拉至 VBAT。

CHIP-PWD

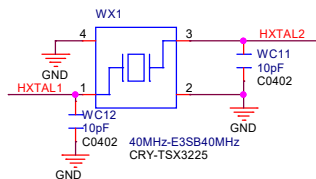


## External DCDC-TMI3181(Optional)

1. 外置DCDC将支持1.8V与2.5V电压输出, 2.5V电压 (2.25V~2.75V) 用以支持efuse烧写功能。
2. 示例如使用XR806AF2L的PA11管脚控制外置DCDC输出电压 (PA11可替换为其他GPIO, PB2、PA23除外)

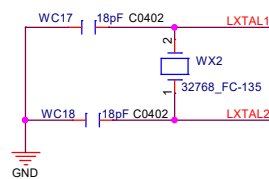


## Clock



1. 产测校准: 如果支持产测校准, 则WC11和WC12 为NC; 否则, WC11、WC12和晶振配套使用。
2. 频率选择: 高频晶振推荐使用40M晶振, 当使用24M或者26M晶振时, TX EVM会差1dB左右。
3. 必须预留电容位, 高频晶振使用无源晶振时可以通过调整内部电容+外部电容使频率误差达到要求。
4. 内部调节频偏需要考虑晶振的高低温一致性。

## LOSC(Optional)



1. XR806AF2L低频晶振频率为32.768KHz, 支持有源晶振和无源晶振。
2. XR806AF2L的PA12和PA13管脚可复用做外部低频时钟信号管脚, 在诸如低功耗保活等场景下可考虑使用该部分应用电路。
3. 低频晶振使用无源晶振时可以通过调整外部电容使频率误差缩小

Output: 3.3V  
600mA max

25mil  
20mil  
15mil

Xradio TECH 芯之联		
Design Name XR806AF2L/AF2I REF		
Size A3	Page Name XR806AF2L/AF2I REF	Rev V1.3.2
Date: Friday, February 25, 2022	Sheet 2	of 2